

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-036470

(43)Date of publication of application : 09.02.2001

(51)Int. Cl.

H04B 10/105
H04B 10/10
H04B 10/22
H03F 3/08
H03F 3/34
H04B 10/28
H04B 10/26
H04B 10/14
H04B 10/04
H04B 10/06

(21)Application number : 11-201736

(71)Applicant : SHARP CORP

(22)Date of filing : 15.07.1999

(72)Inventor : NAGURA KAZUTO

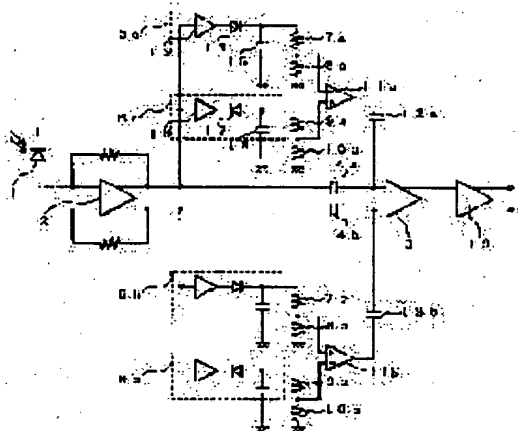
(54) OPTICAL RECEIVER HAVING PROVISION FOR BURST TRANSMISSION

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an optical reception circuit for dealing with burst transmission that automatically corrects an amplifier offset voltage so as to eliminate the need for the adjustment.

SOLUTION: Capacitors 4a, 4b couple a plurality of differential amplifiers 2, 3 in terms of AC(alternating current) that process an output signal of a photo diode 1 converting a received burst light into an electric signal in the optical receiver for dealing with burst transmission.

A peak hold circuit 5a and a bottom hold circuit 6a respectively detect and hold a peak value and a bottom value of one output from the differential amplifier 2 placed before the AC coupling capacitors, a difference voltage between the hold voltages is given to a 1st input of the differential amplifier 3 via a capacitor 12a, a peak hold circuit 5b and a bottom hold circuit 6b respectively detect and hold a peak value and a bottom value of the other output from the differential amplifier 2, and a difference voltage between the hold voltages is given via a capacitor 12b to a 2nd input of the differential amplifier 3, where the difference voltages are summed.



LEGAL STATUS

[Date of request for examination]

11.01.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-36470

(P2001-36470A)

(43) 公開日 平成13年2月9日 (2001.2.9)

(51) Int.Cl.

識別記号

FI

7-737 (参考)

H04B 10/105

H04B 9/00

R 5J091

10/10

H03F 3/08

5J092

10/22

3/34

A 5K002

H03F 3/08

H04B 9/00

Y

3/34

審査請求 未請求 請求項の数 7 OL (全 9 頁) 最終頁に続く

(21) 出願番号 特願平11-201736

(22) 出願日 平成11年7月15日 (1999.7.15)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 名倉 和人

大阪府大阪市阿倍野区長池町22番22号

シャープ株式会社内

(74) 代理人 100085501

弁理士 佐野 静夫

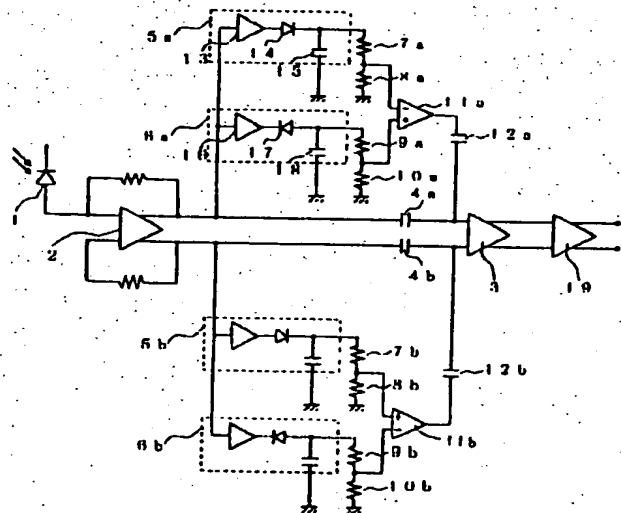
最終頁に続く

(54) 【発明の名称】 パースト伝送対応光受信器

(57) 【要約】

【課題】 アンプオフセット電圧を自動的に補正し調整の必要がないパースト伝送対応光受信回路を提供する。

【解決手段】 パースト伝送対応光受信器は受光したパースト光を電気信号に変換するフォトダイオード1と、フォトダイオード1の出力信号を処理する複数の増幅器2、3間をコンデンサ4a、4bでAC（交流）結合している。AC結合前に配された差動増幅器2の出力の一方のピーク値及びボトム値をピークホールド回路5a、ボトムホールド回路6aでそれぞれ検出、ホールドし、それらのホールド電圧の差の電圧を、AC結合後に配された差動増幅器3の第1入力へコンデンサ12aを介して加算し、かつ差動増幅器2出力の他方のピーク値及びボトム値をピークホールド回路5b、ボトムホールド回路6bでそれぞれ検出、ホールドし、それらのホールド電圧の差の電圧を差動増幅器3へコンデンサ12bを介して加算する。



【特許請求の範囲】

【請求項1】 受光したバースト光を電気信号に変換する受光素子と、該受光素子の出力信号を処理する複数の増幅器間をAC（交流）結合して成るバースト伝送対応光受信器において、

AC結合前に配された第1差動増幅器の出力の一方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の分圧値の差の電圧をAC結合後に配された第2差動増幅器の第1入力へ第1コンデンサーを介して加算し、かつ第1差動増幅器出力の他方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の分圧値の差の電圧を第2差動増幅器の第2入力へ第2コンデンサーを介して加算するようにしたことを特徴とするバースト伝送対応光受信器。

【請求項2】 受光したバースト光を電気信号に変換する受光素子と、該受光素子の出力信号を処理する増幅器と比較器間をAC（交流）結合して成るバースト伝送対応光受信器において、

AC結合前に配された差動増幅器の出力の一方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の分圧値の差の電圧をAC結合後に配された比較器の第1入力へコンデンサーを介して加算し、かつ前記差動増幅器出力の他方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の分圧値の差の電圧を前記比較器の第2入力へ第2コンデンサーを介して加算するようにしたことを特徴とするバースト伝送対応光受信器。

【請求項3】 受光したバースト光を電気信号に変換する受光素子と、該受光素子の出力信号を処理する複数の増幅器間をAC（交流）結合して成るバースト伝送対応光受信器において、

AC結合前に配された第1差動増幅器とAC結合後に配された第2差動増幅器の後に第2差動増幅器の出力を比較する比較器を配し、第1差動増幅器の出力の一方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の差の電圧を、前記比較器の第1入力へ第1コンデンサーを介して加算し、かつ第1差動増幅器出力の他方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の差の電圧を前記比較器の第2入力へ第2コンデンサーを介して加算するようにしたことを特徴とするバースト伝送対応光受信器。

【請求項4】 前記ピーク値、ボトム値をそれぞれホールドする前にローパスフィルターを介することを特徴とする請求項1～請求項3のいずれかに記載のバースト伝送対応光受信器。

【請求項5】 第2差動増幅器の入力端子の電圧を、外部からリセット信号に応じて、ある基準電圧に強制的に導通させるリセット回路を付加することを特徴とする請求項1に記載のバースト伝送対応光受信器。

【請求項6】 前記ピーク値のホールド電圧の差電圧は

前記ピーク値及びボトム値のそれぞれ1/2の差をとったものであることを特徴とする請求項1～請求項5のいずれかに記載のバースト伝送対応光受信器。

【請求項7】 前記第1、第2コンデンサーは上記AC結合のコンデンサーと同一容値値であることを特徴とする請求項1～請求項6のいずれかに記載のバースト伝送対応光受信器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、バースト光伝送を行う受信器に関する。特に、光ファイバー芯にて時分割双方向光伝送を行う用途に適し、安価であることが要求される民生用機器間接続、OA用機器間接続、機器内接続に用いられるバースト伝送対応光受信器に関するものである。このバースト伝送対応光受信器は、例えばIEE-芯光ファイバ伝送用途に最適なものである。

【0002】

【従来の技術】 第1の従来技術によるAC結合光受信器を図10に示し、図11、図12にその伝送波形を示す。図10において、入力された光信号が、フォトダイオード101で電気信号に変換され、差動トランスインピーダンスアンプ102で電流信号が増幅され、かつ電圧信号に変換される。この差動出力信号は、予め決められたバイアス電圧値に対し、各々の出力が対称となるように出力される。

【0003】 差動トランスインピーダンスアンプ102の出力と次段の差動増幅器103の入力との間には、直列にコンデンサー104a、104bが配されており、差動トランスインピーダンスアンプ102から出力された信号は、コンデンサー104a、104bを通過する際、該コンデンサー104a、104bと次段の差動増幅器103の入力インピーダンスによって決まる時定数により低域側の帯域に通過制限を受けるとともに、信号電力の平均値が、次段の差動増幅器103の入力に印加されているバイアス電圧に収束する作用を受ける。

【0004】 この後、さらに差動増幅器103にて信号成分と、コンデンサー104a、104b通過時に受けた時定数 τ で減少するバイアス成分が同様に増幅され、比較器105に入力される。比較器105は
正相出力ー逆相出力 $>V_H$ の時ハイレベル、
正相出力ー逆相出力 $>-V_H$ の時ローレベル
と判定し、各々対応するハイレベル、ローレベルのデジタル出力をするように設計されている。上記に示す V_H はヒステリシス電圧で、正の値をとる。

【0005】 次に、第2の従来技術によるバースト伝送対応光増幅器を図13に示す。フォトダイオード110で光電変換され生成されたバースト信号光電流は、トランスインピーダンスアンプ111で電圧に変換され自動利得制御回路112、自動識別回路113を経て、識別回路114に導かれ、2値符号に変換される。自動利得

制御回路112では、差動アンプ115によって検出された利得可変アンプ116の正相出力と逆相出力の差電圧をピーク検出回路117で検出し、検出されたピーク値と基準電圧 V_{11} との差を比較差動アンプ118で比較、増幅し利得可変アンプ116の利得制御端子に帰還している。また、差動アンプ118の出力電圧を用いて高電圧発生回路120の出力電圧を制御することによりフォトダイオード110の増幅率をフィードバック制御している。

【0006】自動識別レベル制御回路113は、1ビットで立ち上がり可能なDC結合型単極性符号・双極性符号変換回路であり、逆相出力から正相入力へ抵抗 R_{10} を介して帰還、正相出力からピーク検出回路121と抵抗 R_{11} を介した差動アンプ122でトランスインピーダンスアンプを構成している。自動識別レベルの立ち上がり時間短縮のために、受信バケット終了後、外部から入力されるリセット信号によりピーク検出回路121のコンデンサに充電されている電荷を放電させる構成としている。差動アンプ123、ピーク検出回路124、差動アンプ125はDCオフセットキャンセル回路を構成しており、フォトダイオード110への入力がない場合に自動識別レベル制御回路113へ入力される正相と逆相の入力電圧の差が0となるように動作する。

【0007】

【発明が解決しようとする課題】上記第1の従来技術による光受信器は、AC結合前の信号を、結合容量104a、104bを介し次段の差動増幅器103の入力に伝送し、その他の信号伝達経路を持たない構成としている。さらにAC結合後のバイアスは、差動増幅器103の入力インピーダンスによって決定されており、時間に対し一定値となっている。このため、光信号が、時定数を超える時間間隔以上入力されない状況にあって、それ以降初めて光信号が入力された場合を考えると、受信した信号は、AC結合前の差動増幅器102の出力には図11(i)に示すような信号波形として得られるものの、コンデンサ104a、104bを通過後の信号波形は、図11(ロ)に示すように、信号入力開始時に第一パルス P_1 の半値分のバイアスを印加され、かつ正相出力、逆相出力ともに自信号の電力平均が、既定バイアス値にコンデンサ104a、104b通過時に受けた時定数 τ で収束する作用を受ける。

【0008】この後、さらに差動増幅器103で信号が増幅されるものの、AC結合で受けたバイアスも同時に増幅され、図12(a)に示すような信号が比較器105に伝えられる。この結果、比較器105出力からは、図12bに示すように、該信号の先頭部から少なくとも時定数 τ 以上の期間、パルス幅歪の大きい信号しか得られず、信号受信開始直後から一定時間内受信信号を歪なく復調することができなかった。

【0009】例えば、伝送される信号の速度が F [hps]

から10F [hps]であって、このときAC結合の時定数 τ を $10/F$ [sec]と設定し、かつ比較器105へ入力される正逆相信号のバイアス電圧差が信号振幅の $1/10$ 以下になったとき比較器105から出力されるデジタル信号の歪が許容値に収まるとすると、

$$V_0/2 \exp(-t/\tau) < V_0/10$$

V_0 : 比較器へ入力される信号の振幅

t : 比較器から歪のない信号が出力されるまでに要する時間

から、バースト信号入力開始から、 1.6τ [sec]以上経過しないと歪のない信号が得られないこととなる。これは、ビット数に直すと160ビットとなり、第1の従来技術による光受信器をバースト伝送に使用する場合、少なくとも160ビット以上のプリアンプが必要となり伝送効率の悪いシステムしか実現できなくなる。

【0010】一方、上記第2の従来技術による光受信器は、静的な電圧レベル変動を自動利得制御回路112において吸収し、動的なレベル変動を自動識別レベル制御回路113にて吸収することができるものの、各々のレベル検出精度および制御精度によって、最小受信光電力が大きく影響を受けるため、本回路を作成するため高度なICプロセスが要求されるのみならず、例えば入力される光信号にピーキングがあった場合に、正しいレベル検出ができなため、結果として復調される信号のパルス幅歪が大きくなっていた。

【0011】本発明はアンプオフセット電圧を自動的に補正するようにしたバースト伝送対応光受信回路を提供することを目的とする。また、本発明は、複雑かつ高精度のアンプオフセット電圧の調整の必要がないバースト伝送対応光受信回路を提供することを目的とする。

【0012】

【課題を解決するための手段】本発明では、受光したバースト光を電気信号に変換する受光素子と、該受光素子の出力信号を処理する複数の増幅器間をAC(交流)結合して成るバースト伝送対応光受信器において、AC結合前に配された第1差動増幅器の出力の一方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の分圧値の差の電圧を、AC結合後に配された第2差動増幅器又は比較器の第1入力へ第1コンデンサを介して加算し、かつ第1差動増幅器の出力の他方のピーク値及びボトム値をそれぞれ検出、ホールドし、それらのホールド電圧の差の電圧を第2差動増幅器又は比較器の第2入力へ第2コンデンサを介して加算するようにしている。

【0013】この場合、前記第1、第2コンデンサは上記AC結合のコンデンサと同一容量値である。また、前記ピーク値、ボトム値をそれぞれホールドする前にローパスフィルタを介するようにしたり、第2差動増幅器の入力端子の電圧を、外部からリセット信号に応じて、ある基準電圧に強制的に導通させるリセット回路

を付加したりしてもよい。また、前記ピーク値のホールド電圧の差電圧は、例えば前記ピーク値及びボトム値のそれぞれ $1/2$ の差をとったものである。

【0014】

【発明の実施の形態】＜第1の実施形態＞本発明の第1の実施形態のバースト伝送対応光受信器について図1、図2を用い以下に説明を行う。入力されたバースト光信号が、フォトダイオード1で電流信号に変換され、差動トランスインピーダンスアンプ2で該電流信号が増幅され、かつ電圧信号に変換される。この差動出力は、図2（イ）に示すように、予め決められたバイアス電圧値 V_B に対し、正相出力 S_1 と逆相出力 S_2 が対称となるように出力される。

【0015】差動トランスインピーダンスアンプ2の正相出力 S_1 と次段の差動増幅器3の正相入力との間には、直列にコンデンサ4aが配され、かつ差動トランスインピーダンスアンプ2の正相出力からピークホールド回路5aとボトムホールド回路6aを介し、その各々の出力を抵抗7a、8a、9a、10aで $1/2$ に分圧し各々の $1/2$ の電圧を、ゲイン1の差動増幅器11aへ入力する。そして、その差動増幅器11aの出力（差電圧）を直列に配されたコンデンサ12aを介して、次段の差動増幅器3の正相入力に供給する構成としている。また、コンデンサ4aとコンデンサ12aは同一容量値のものを用いている。

【0016】本回路において、光信号が、コンデンサ4a、4bと差動増幅器3の入力インピーダンスで決まる時定数 τ を超える時間間隔以上入力されない状態にあって、それ以降初めて光信号が入力される時、初段の差動トランスインピーダンスアンプ2の出力としては図2（イ）に示すような信号波形が得られるものの、その正相出力は、コンデンサ4aを通過することによって図2（ロ）の如くバイアスの変動したものとなるが、このバイアスを補正するような信号がコンデンサ12aを介して加算されるため、結果として、差動増幅器3への入力波形は、図3（d）に示すように、信号先頭の2ビット目から、既定のバイアス値を中心に振幅する波形を得ることができる。

【0017】つまり、コンデンサ4aを通過する信号は、第一パルスP1の半値分のバイアスを印加され、かつ自信号の電力平均が、時定数 τ に従い既定バイアス値に収束する作用を受け、図2（ロ）に示すような波形となる。

【0018】一方、ピークホールド回路5aを通過する信号は、ゲイン1の非反転増幅器13でインピーダンス変換された後、ダイオード14を介し、自信号電圧のピーク値に至るまでコンデンサ15に電荷が充電される。この出力は、同一の抵抗値を有する抵抗7a、8aを介してGNDに接続されており、結果として、抵抗7a、8aの分圧点には、図3（a）に示すようなピーク

電圧値（図2（イ）の電圧 V_B に相当する電圧）の $1/2$ の電圧値が得られる。ボトムホールド回路6aを通過する信号も同様に、ゲイン1の非反転増幅器16でインピーダンス変換された後、ダイオード17を介し、自信号電圧のボトム値（図2（イ）の電圧 V_A に相当する電圧）に至るまでコンデンサ18から電荷が放電される。この出力は、同一の抵抗値を有する抵抗9a、10aを介してGNDに接続されており、結果として、抵抗9a、10aの分圧点には、図3（b）に示すようにピーク電圧値の $1/2$ 電圧値からボトム電圧値の $1/2$ 電圧値に変化する電圧が得られる。

【0019】このように、ピークホールド回路5a、ボトムホールド回路6aを通過するとともに、各々ピーク電圧及びボトム電圧の $1/2$ 電圧になった信号は、ゲイン1の差動増幅器11aに入力され、その差分信号出力がコンデンサ12aを通過すると、図3（c）に示すように、差動トランスインピーダンスアンプ2出力の半値分の電圧値が、時定数 τ に従い既定バイアス値に収束する波形となる。結果として、差動増幅器3に入力される信号は、この図2（ロ）に示す波形と、図3（c）に示す波形が加算され、図3（d）に示すような、信号先頭2ビット目から、既定のバイアス値を中心として振幅する波形となる。

【0020】この点を更に分かり易く、図4を参照して説明する。図4（イ）において、実線 α は図2（ロ）の波形のバイアスを示しており、 V_B から γ のレベルに変化し、更にそこから右上がりに徐々に変化している。一方、点線 β はコンデンサ12aを通過した信号を示しており、 V_A から γ のレベルに変化し、そこから右下がりに徐々に変化している。これらの α と β は合成されると、 γ となる。即ち、バイアスの変化は抑制されたことになる。

【0021】差動トランスインピーダンスアンプ2の逆相出力 S_2 も上記、正相出力 S_1 と極性は逆になるものの同様に復調され、結果として、差動増幅器3の逆相入力端子に入力される波形は、図3（c）に示すような波形が得られる。このとき、正、逆相の入力バイアスは、同一値になるように設定されている。

【0022】この後、さらに差動増幅器3にて増幅され、比較器19に入力される。比較器19は、正相出力ー逆相出力 $>V_H$ の時ハイレベル、正相出力ー逆相出力 $<-V_H$ の時ローレベルと判定し、各々対応するハイレベル、ローレベルのデジタル出力をするように設計されている。ここで、上記に示す V_H はヒステリシス電圧で、正の値をとるものとする。

【0023】比較器19への入力信号は、図3（f）に示すように、信号先頭部分2ビット目から、正相出力、逆相出力ともに、各々既定のバイアス値を中心に振幅しているため、結果として、比較器19から出力されるデ

デジタル信号は、図2-9に示すように先頭2ビット目以降、パルス幅歪が無く、信号を正しく復調することができる構成となっている。

【0024】<第2の実施形態>本発明の第2の実施形態のバースト伝送対応光受信器について図5を参照して説明する。ここで、同図において、図1の第1実施形態と同一部分には同一の符号を付して重複した説明をしないことにする。第2実施形態では、コンデンサ12a、12bを比較器19の第1、第2入力にそれぞれ接続し、差動増幅器11a、11bの出力を差動増幅器3でなく、比較器19へ与えている。その他の構成は第1実施形態と同一であり、バイアスの変動を補正する動作や効果も同一である。

【0025】<第3の実施形態>本発明の第3の実施形態のバースト伝送対応光受信器について図6、図7を用いて説明する。この第3実施形態は上記図1の第1実施形態における光受信回路にローパスフィルターを付加したものであり、差動トランスインピーダンスアンプ2の正相出力端子とピークホールド回路5aとボトムホールド回路6aの入力端子間にローパスフィルター44aを設けている。加えて、該差動トランスインピーダンスアンプ2の逆相出力端子とピークホールド回路5bとボトムホールド回路6bの入力端子間にも同一の周波数特性を有するローパスフィルター44bを設けている。これらのローパスフィルター44a、44bの周波数特性は、信号に重畳するノイズ等を除去するものの、信号の波形自体を極端に鈍らせない程度に設定しておくものとする。

【0026】本ローパスフィルター44aを設けたホールド回路によると、図7(a)に示すように何らかの要因で信号に生じた、ピーキングやノイズNが、図7(b)に示すように該ローパスフィルター44aで除去されるため、該ローパスフィルター44aを使用しない場合と比較してピークホールド及びボトムホールドのホールド精度が向上する。

【0027】この結果、ピークホールド、ボトムホールド後の差動増幅器11a出力がコンデンサ12aを通過すると、図7(c)に示すように、差動トランスインピーダンスアンプ2の出力に対し正確に半値分の電圧値が、時定数 τ に従い既定バイアス値に収束される波形となり、コンデンサ4aを通過した信号との和をとると、図7(d)に示すような波形を得ることが可能となる。本信号は、信号先頭部分2ビット目から、正相出力、逆相出力ともに、各々既定の同一バイアス値を中心に振幅しているため、結果として、比較器19から出力されるデジタル信号は、先頭2ビット目以降、パルス幅歪が無く、信号を正しく復調することができる構成となっている。

【0028】該ローパスフィルター44a、44bを使用しない場合は、図7(c)に示すように、差動トラン

スインピーダンスアンプ2の出力に対し正確に半値分の電圧値を得られないため、コンデンサ4aを通過した信号との和をとると、図2(f)に示すような波形を得ることになる。本信号は、信号先頭部分2ビット目から、正相出力、逆相出力ともに、各々既定のバイアス値を中心に振幅していないため、結果として、比較器19から出力されるデジタル信号は、先頭2ビット目以降も、パルス幅歪が大きく、信号を正しく復調することができない。

【0029】<第4の実施形態>本発明の第4の実施形態のバースト伝送対応光受信器について図8、図9を用いて説明する。この第4実施形態は、上記第1の実施形態(図1)における光受信器のAC結合直後に配されている差動増幅器の入力端子の電圧を、外部から入力されるリセット信号に応じて、ある基準電圧に強制的に導通させることができるリセット回路51a、51bが付加されたものである。

【0030】例えば、あるバースト光信号受信直後に、それよりピーク光強度が小さいバースト信号を受信する場合、差動増幅器3の入力電圧は、図9(i)に示すように、時定数 τ に従うバイアス変動が収束しないうちに光信号を受信することとなり、結果として比較器19から出力されるデジタル信号は、受信信号先頭部から正しく信号を復調することができないが、差動増幅器3の入力端子に外部から得るリセット信号によって、強制的に基準電圧に導通させるリセット回路51a、51bを設けることで、図9(b)に示すように、直前に受信した信号の時定数 τ に従うバイアス変動を強制的に基準電圧に変化させるために、直後に受信する光信号は正、逆相信号ともに同一バイアス値を中心に各々の信号が振幅する構成としている。

【0031】この結果、比較器19から出力されるデジタル信号は、先頭2ビット目以降、パルス幅歪が無く、信号を正しく復調することができる。このように、AC結合直後に配されている差動増幅器の入力端子の電圧を、外部から入力されるリセット信号に応じて、ある基準電圧に強制的に導通させるリセット回路を設けることで、バースト信号受信完了後に差動増幅器の入力端子にて生じる時定数 τ に従うバイアス変動を打ち消し、短時間で、基準電圧に到達させることができる。

【0032】

【発明の効果】本発明によれば、AC結合後もバイアス変動がわずかな量に抑えられ、原理的には、AC結合後2ビット目から正しく信号を復調できるバースト伝送対応光受信器を提供することが可能となる。

【0033】また、本発明により、AC結合前の信号増幅部で生じるリングング及びノイズを除去した上で、各信号のピーク値及びボトム値を正確に検出、ホールドすることを可能とするため、リングング及びノイズに重畳している波形に対しても、加算する電圧値が与えられた

信号の1/2に対し製造を小さくできる。この結果として、受信感度が向上することに加え、AC結合通過後の信号が、信号入力開始時に受ける、時定数 τ に従うバイアスの時間変動を正確に打ち消すことが可能となり、複雑かつ高精度のアンプオフセット電圧調整の必要がないバースト伝送対応光受信器を提供することが可能となる。

【0034】また、本発明により、光強度の異なるバースト信号の復調が可能となる。さらに、例えば、光伝送装置の構造として、自送信光信号の一部を自受光素子で受信してしまう場合においても、自送信完了後にリセットを行うシステムにおいて、相手から送られる光信号を正しく復調することが可能となる。

【図面の簡単な説明】

【図1】 本発明の第1の実施形態の光受信器の回路図。

【図2】 本発明の第1の実施形態の光受信機内の伝送波形図。

【図3】 本発明の第1の実施形態の光受信機内の伝送波形図。

【図4】 本発明の第1の実施形態の光受信機内の伝送波形図。

【図5】 本発明の第2の実施形態の光受信器の回路図。

【図6】 本発明の第3の実施形態の光受信器の回路図。

【図7】 本発明の第3の実施形態の光受信器内の伝送波形図。

【図8】 本発明の第4の実施形態の光受信器の回路図。

【図9】 本発明の第4の実施形態の光受信器内の伝送波形図。

【図10】 第1従来技術による光受信器の回路図。

【図11】 第1従来技術による光受信器内の伝送波形図。

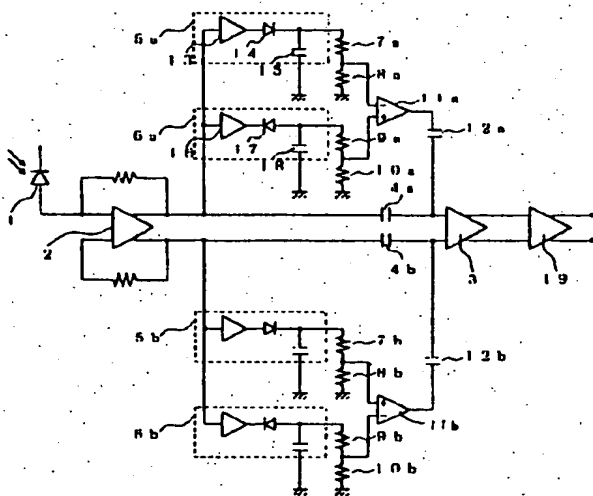
【図12】 第1従来技術による光受信器内の伝送波形図。

【図13】 第2従来技術による光受信器の構成図。

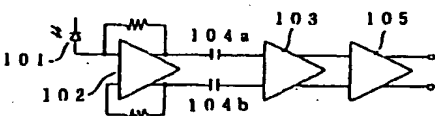
【符号の説明】

- 1 フォトダイオード
- 2、3 差動増幅器
- 4a、4b 結合コンデンサ
- 5a、5b ピークホールド回路
- 6a、6b ボトムホールド回路
- 19 比較器
- 44a、44b ローパスフィルター
- 51a、51b リセット回路

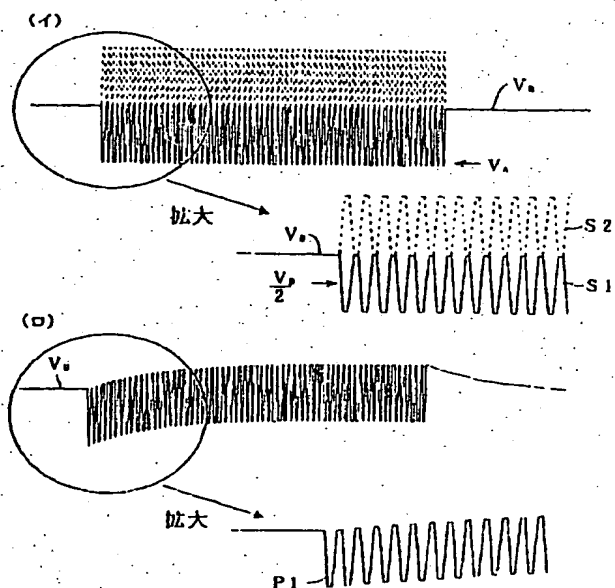
【図1】



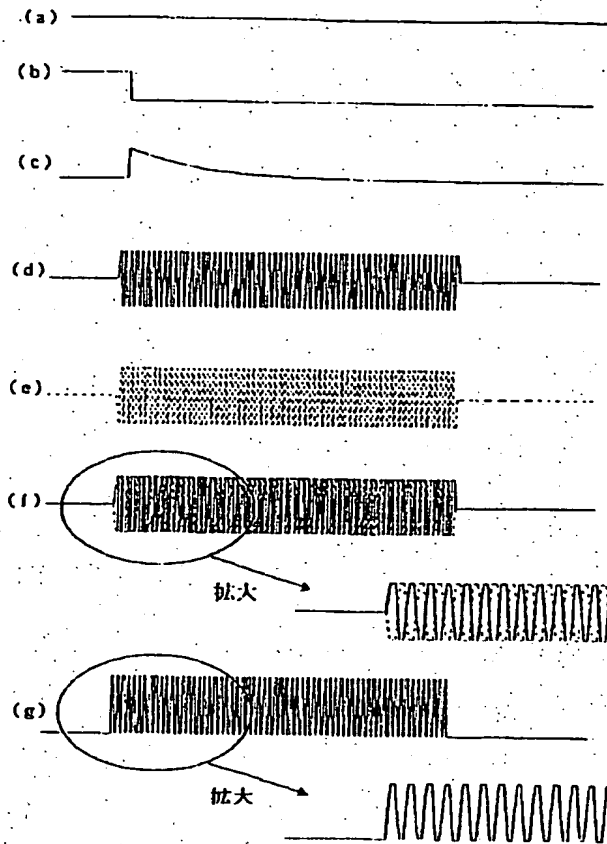
【図10】



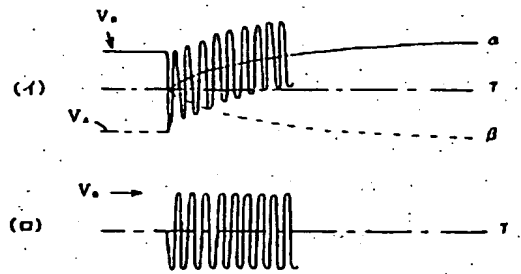
【図2】



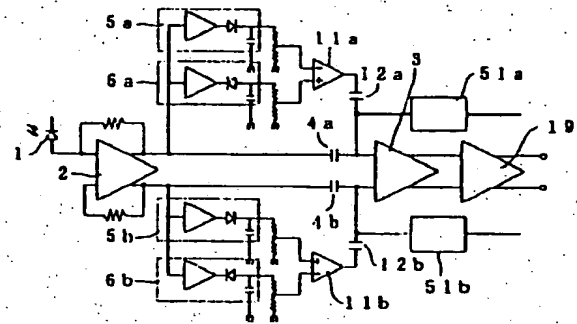
【図3】



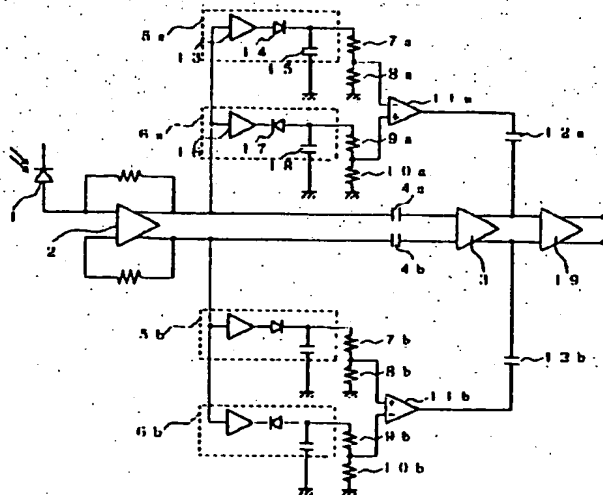
【図4】



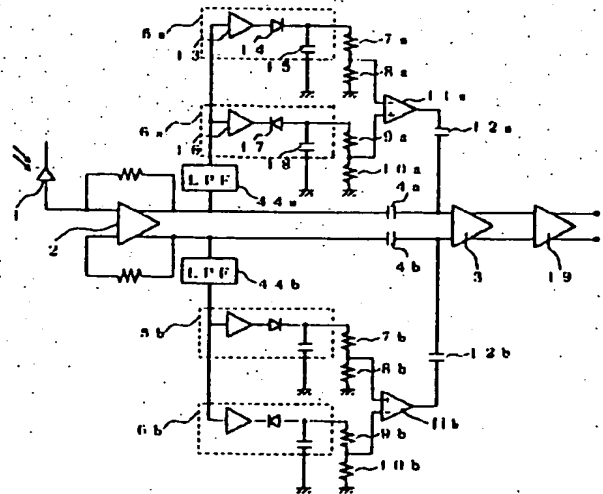
【図8】



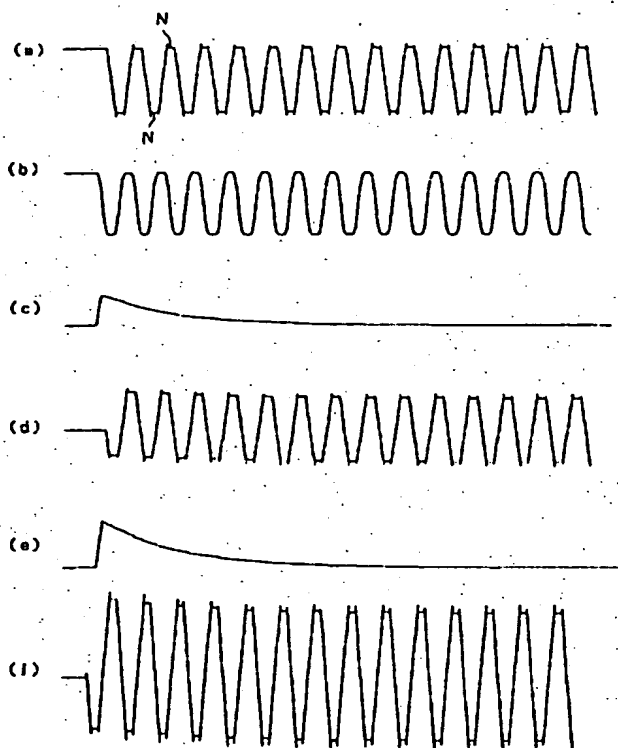
【図5】



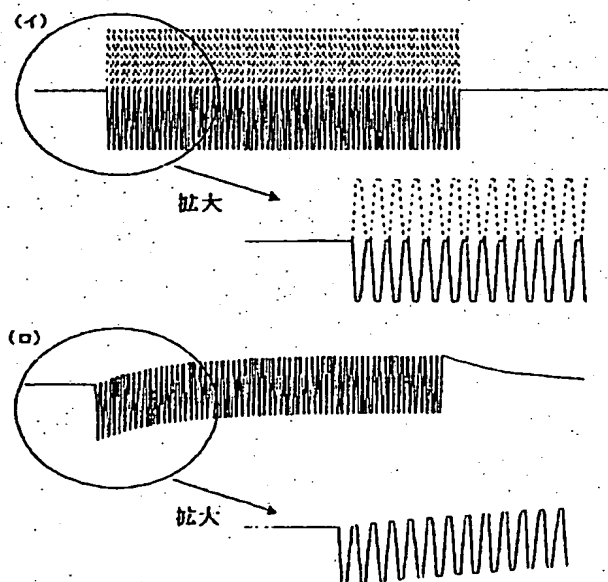
【図6】



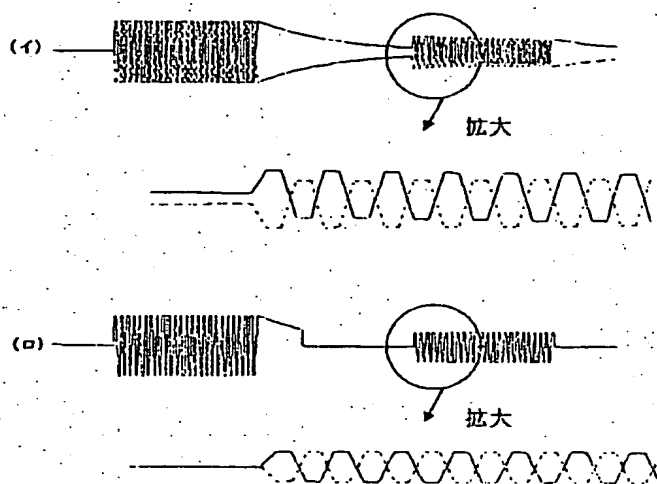
【図7】



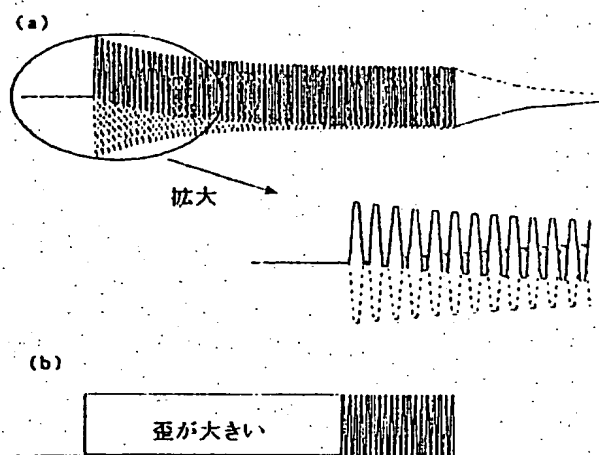
【図11】



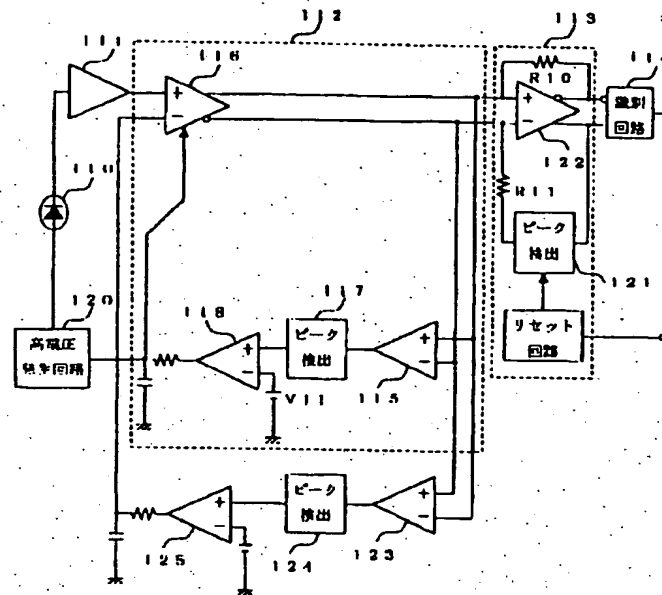
【図9】



【図12】



【図13】



フロントページの続き

(51) Int. Cl. 7

識別記号

F I

テーム (参考)

H 0 4 B 10/28

10/26

10/14

10/04

10/06

F ターム (参考) 5J091 AA01 AA56 CA13 CA41 FA09

HA19 HA25 HA29 HA44 KA02

KA17 KA19 KA42 TA01 TA06

5J092 AA01 AA56 CA13 CA41 FA09

HA19 HA25 HA29 HA44 KA02

KA17 KA19 KA42 TA01 TA06

UL02

5K002 AA03 BA15 FA01 GA07